

PAT-NO: JP406232211A

DOCUMENT-IDENTIFIER: JP 06232211 A

TITLE: CONNECTING STRUCTURE OF IC CHIP, AND
CONNECTING METHOD
THEREOF

PUBN-DATE: August 19, 1994

INVENTOR-INFORMATION:

NAME
OHASHI, TAKAFUMI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
CASIO COMPUT CO LTD	N/A

APPL-NO: JP05037284

APPL-DATE: February 3, 1993

INT-CL (IPC): H01L021/60, H01L021/321

ABSTRACT:

PURPOSE: To ensure the prevention of a short-circuit between bumps of an IC chip when the IC chip is connected to a substrate in a conductive manner via an anisotropic conductive adhesive.

CONSTITUTION: An insulation coating 9 is formed over a peripheral wall surface of a bump 4 of an IC chip 3. For this reason, if a large amount of conductive particles are included, if the conductive particles 7 together with an insulation adhesive 6 flow into the insulation coating 9 formed over the peripheral wall surface of the bump 4 of the IC chip 3, and if the conductive particles 7 aggregate together in a chain, no short-circuit will occur between

DERWENT-ACC-NO: 1994-306253

DERWENT-WEEK: 199438

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Connection structure of IC chip - consists of bump formed along peripheral wall of IC chip which has insulation coating and adhesive agent is formed between insulation coating and conductive particle

PATENT-ASSIGNEE: CASIO COMPUTER CO LTD[CASK]

PRIORITY-DATA: 1993JP-0037284 (February 3, 1993)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES
MAIN-IPC			
JP 06232211 A	August 19, 1994	N/A	004 H01L 021/60

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 06232211A	N/A	1993JP-0037284	February 3, 1993

INT-CL (IPC): H01L021/321, H01L021/60

ABSTRACTED-PUB-NO: JP 06232211A

BASIC-ABSTRACT:

The connection structure of IC chip (3) involves formation of bump (4). An insulation coating (a) and a conductive particle (7) are formed along the peripheral wall of the bump. The bump is electrically connected with a connection terminal (5). An insulating adhesive agent (6) is formed between the insulation coating and conductive particle.

USE/ADVANTAGE -Bonding IC on LCD panels. Prevents short circuits between bump.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-232211

(43)公開日 平成6年(1994)8月19日

(51)Int.Cl. ⁵ H 01 L 21/60 21/321	識別記号 3 1 1 S 6918-4M	F I	技術表示箇所 C F
	9168-4M 9168-4M	H 01 L 21/ 92	

審査請求 未請求 請求項の数2 FD (全4頁)

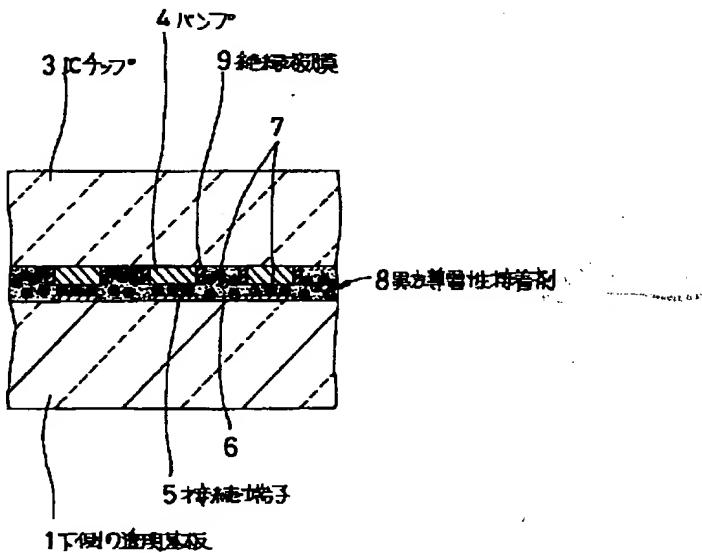
(21)出願番号 特願平5-37284	(71)出願人 000001443 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号
(22)出願日 平成5年(1993)2月3日	(72)発明者 大橋 貴文 東京都青梅市今井3丁目10番地6 カシオ 計算機株式会社青梅事業所内
	(74)代理人 弁理士 杉村 次郎

(54)【発明の名称】 ICチップの接続構造およびその接続方法

(57)【要約】

【目的】 ICチップを基板に異方導電性接着剤を介して導電接続する際に、ICチップのバンプ間のショートを確実に防止する。

【構成】 ICチップ3のバンプ4の周壁面には絶縁被膜9が形成されている。このため、導電性粒子7の混入量が多く、熱圧着する際に、軟化した絶縁性接着剤6と共に導電性粒子7がICチップ3のバンプ4の周壁面に形成された絶縁被膜9間に流れ込み、絶縁被膜9間に導電性粒子7が密集して数珠繋ぎになってしまっても、バンプ4間でショートが発生することがない。



1

【特許請求の範囲】

【請求項1】 バンプの周壁面に絶縁被膜を有するICチップと、接続端子を有する基板とを備え、前記ICチップのバンプと前記基板の接続端子とを異方導電性接着剤を介して導電接続したことを特徴とするICチップの接続構造。

【請求項2】 ICチップのバンプの周壁面に絶縁被膜を形成し、基板の接続端子を含む接続部分上に前記ICチップのバンプを含む接続部分をその間に異方導電性接着剤を介在させて載置し、熱圧着することにより、前記ICチップのバンプと前記基板の接続端子とを前記異方導電性接着剤を介して導電接続することを特徴とするICチップの接続方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明はICチップの接続構造およびその接続方法に関する。

【0002】

【従来の技術】例えば液晶表示装置には、図3に示すように、ガラスや樹脂等からなる2枚の透明基板1、2間に液晶(図示せず)を封入してなる液晶表示パネルに、この液晶表示パネルを駆動するためのICチップ3を搭載したものがある。この場合、下側の透明基板1の一端部を上側の透明基板2の一端面から突出させ、この突出部分の上面中央部にICチップ3を搭載している。

【0003】ところで、例えば図4に示すように、ICチップ3の下面に設けられたバンプ4と下側の透明基板1の突出部分の上面中央部に設けられた接続端子5とを導電接続するために、熱硬化性樹脂または熱可塑性樹脂からなる絶縁性接着剤6中に導電性粒子7を混入してなる異方導電性接着剤8を用いることがある。この場合、下側の透明基板1の接続端子5を含む接続部分上にICチップ3のバンプ4を含む接続部分をその間に異方導電性接着剤8を介在させて載置し、熱圧着している。すなわち、絶縁性接着剤6を軟化させ、この軟化した絶縁性接着剤6の一部が流動して逃げることにより、導電性粒子7の一部が下側の透明基板1の接続端子5とICチップ3のバンプ4とに共に接触し、これにより下側の透明基板1の接続端子5とICチップ3のバンプ4とを導電接続している。また、一度軟化した絶縁性接着剤6が硬化することにより、下側の透明基板1の接続端子5を含む接続部分にICチップ3のバンプ4を含む接続部分を接着している。

【0004】ところで、導電性粒子7の混入量が少ない場合には、互いに対向する接続端子5とバンプ4との間に導電性粒子7が1つも存在しないような事態が生じやすく、導電不良が発生してしまうことになる。なお、導電不良が発生しないとしても、互いに対向する接続端子5とバンプ4との間に導電性粒子7を少ししか例えば1つか2つぐらいしか存在させることができず、このため

2

接続抵抗が高くなり、電気的接続の信頼性が低くなってしまう。そこで、従来では、導電性粒子7の混入量を多くし、確実な導電接続を得るようにしているとともに、接続抵抗を下げて電気的接続の信頼性を向上するようにしている。

【0005】

【発明が解決しようとする課題】しかしながら、熱圧着する際に、軟化した絶縁性接着剤6と共に導電性粒子7がICチップ3のバンプ4間に流れ込むことになるので、導電性粒子7の混入量が多すぎると、図4に示すように、ICチップ3のバンプ4間に導電性粒子7が密集し、この密集した導電性粒子7が数珠繋ぎになってバンプ4間にショートが発生することがあるという問題があった。このような問題は、熱圧着する際に、軟化した絶縁性接着剤6と共に導電性粒子7がICチップ3の下面中央部から外側に向かって流動することにもなるので、ICチップ3の下面外周部に導電性粒子7が密集しやすく、したがってICチップ3の下面外周部にバンプ4が形成されている場合には特に顕著であった。また、このような問題は、バンプ4のピッチが微細化するに伴いさらに顕著となってしまう。この発明の目的は、バンプ間のショートを確実に防止することのできるICチップの接続構造およびその接続方法を提供することにある。

【0006】

【課題を解決するための手段】請求項1記載の発明は、バンプの周壁面に絶縁被膜を有するICチップと、接続端子を有する基板とを備え、前記ICチップのバンプと前記基板の接続端子とを異方導電性接着剤を介して導電接続したものである。請求項2記載の発明は、ICチップのバンプの周壁面に絶縁被膜を形成し、基板の接続端子を含む接続部分上に前記ICチップのバンプを含む接続部分をその間に異方導電性接着剤を介在させて載置し、熱圧着することにより、前記ICチップのバンプと前記基板の接続端子とを前記異方導電性接着剤を介して導電接続するようにしたものである。

【0007】

【作用】この発明によれば、バンプの周壁面に絶縁被膜を形成しているので、絶縁被膜間に導電性粒子が密集して数珠繋ぎにならなくても、この数珠繋ぎになった導電性粒子とバンプとの間でショートが発生することがなく、したがってバンプ間のショートを確実に防止することができる。

【0008】

【実施例】図1はこの発明の一実施例におけるICチップの接続構造の要部を示したものである。この図において、図4と同一部分には同一の符号を付し、その説明を適宜省略する。このICチップの接続構造では、ICチップ3のバンプ4の周壁面に絶縁被膜9が形成されている。このため、導電性粒子7の混入量が多く、熱圧着する際に、軟化した絶縁性接着剤6と共に導電性粒子7が

3

ICチップ3のバンプ4の周壁面に形成された絶縁被膜9間に流れ込み、絶縁被膜9間に導電性粒子7が密集して数珠繋ぎになんでも、この数珠繋ぎになった導電性粒子7とバンプ4との間でショートが発生することがなく、したがってバンプ4間のショートを確実に防止することができる。なお、バンプ4の下面是絶縁被膜9によつて被われていないので、バンプ4と接続端子5とはその間に介在された導電性粒子7を介して確実に導電接続される。

【0009】次に、ICチップ3のバンプ4の周壁面に絶縁被膜9を形成する場合について、図2 (A)～(C)を順に参照しながら説明する。まず、図2 (A)に示すように、ICチップ3の上面(図1では下面)に形成された接続電極(図示せず)上に金等の金属からなるバンプ4を形成した後、例えばボシ型の感光性樹脂からなる絶縁性樹脂10をバンプ4が隠れる程度に被膜する。ここで、一例として、バンプ4の高さは20μm、幅は50μm、ピッチは100μm程度となっている。次に、酸素アラズマによるドライエッティングにより、絶縁性樹脂10をバンプ4の上面が露出するまで全面エッティングする(図2 (B)参照)。次に、図2 (B)に示すように、ICチップ3のバンプ4の周壁面に対応する枠状のパターン11aを有したフォトマスク11を介して露光する。次に、現像すると、図2 (C)に示すように、残存する絶縁性樹脂10により、バンプ4の周壁面

10

4

に絶縁被膜9が形成される。

【0010】

【発明の効果】以上説明したように、この発明によれば、バンプの周壁面に絶縁被膜を形成しているので、絶縁被膜間に導電性粒子が密集して数珠繋ぎになんでも、この数珠繋ぎになった導電性粒子とバンプとの間でショートが発生することがなく、したがってバンプ間のショートを確実に防止することができる。

【図面の簡単な説明】

【図1】この発明の一実施例におけるICチップの接続構造の要部の断面図。

【図2】(A)～(C)はそれぞれICチップのバンプの周壁面に絶縁被膜を形成する際の各工程を示す断面図。

【図3】従来のICチップの接続構造の一例の斜視図。

【図4】従来のICチップの接続構造の問題点を説明するために示す一部の断面図。

【符号の説明】

1 液晶表示パネルの下側の透明基板

20 3 ICチップ

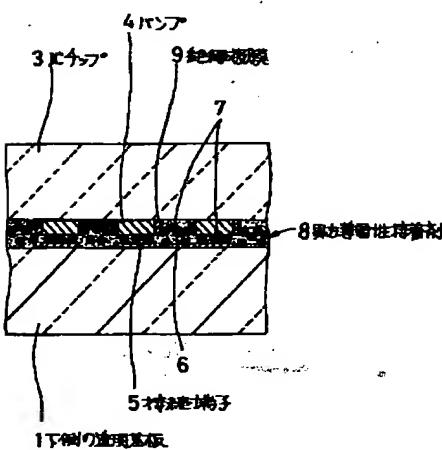
4 バンプ

5 接続端子

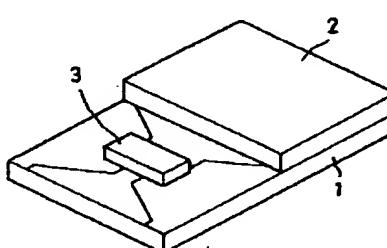
8 異方導電性接着剤

9 絶縁被膜

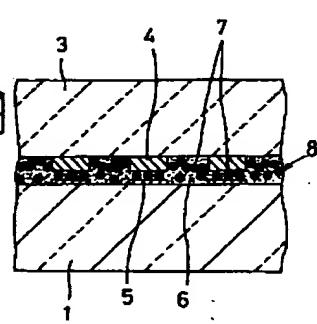
【図1】



【図3】



【図4】



【図2】

